

IVAN PICCOLI CURRICULUM VITAE

Rev: May. 2013

INFORMAZIONI PERSONALI

| | |
|-----------------|--|
| Nome | IVAN PICCOLI |
| Nazionalità | Italiana |
| Nato a | Termoli (CB) |
| Data di nascita | 5 Aprile 1982 |
| Domicilio | Via degli Armenti 63B, A/8, 00155 Roma |
| Cellulare | 347 9357692 |
| Residenza | Via degli Armenti 63B, A/8, 00155 Roma |
| E-mail | ivan.piccoli@inwind.it |

ATTUALE OCCUPAZIONE

Da Settembre 2013

Responsabile (focal point) del reparto di Signal Processing. Il reparto si compone di 15 persone tra ingegneri e tecnici. Le attività principali che afferiscono al ruolo ricoperto riguardano il coordinamento delle attività del reparto (progettisti e tecnici), la gestione dei work package, gestione delle pianificazioni, redazione budget e preventivi, gestione rapporti con i consulenti e stesura SOW.

Da Dicembre 2009

Progettista HW nel reparto Signal Processing di Elettronica S.p.a (Military & Defence): progettazione schede elettroniche analogiche-digitali di media e alta complessità, e di schede di controllo per integrazioni a microonde. L'attività viene seguita partendo dalla stesura delle specifiche tecniche, passando alla fase di realizzazione dello schematico, della simulazione, dello sbroglio con un'attività di affiancamento al masterista, e del collaudo sui prototipi con verifica di progetto e stesura di rapporti di progetto. Affiancamento nelle attività di tecnici dediti al collaudo e nelle attività preliminari alla fase di design, con sistemisti, analisti e i reparti di ingegneria meccanica e progettazione microonde. Progettazione e sviluppo di schede madri e realizzazione progetti firmware in VHDL per fpga e cpld Altera, Xilinx.

PRECEDENTE OCCUPAZIONE

Da Settembre 2009 a Dicembre 2009

Solution Engineer presso Technomanagement S.r.l: progettazione impianti di telecontrollo, telesorveglianza, impianti per lo sfruttamento di energie alternative e per il risparmio energetico, piattaforme dedicate in ambito IT.

Da Marzo 2008 a Luglio 2009

presso Micron Technology Italia (www.micron.com) come Lean Process Engineer .
L'attività principale consiste in: controllo della produzione, gestione equipment e coordinamento dei tecnici, pianificazione delle preventive/corrective maintenance, attività di data analysis, documentazione delle deviazioni di processo, risk analysis, production planning, cost reduction, process improvement, qualifica dei processi in

linea.

Nella posizione occupata vengono coordinate le attività svolte dal manufacturing e dai tecnici per ciò che riguarda la necessità nonché le modalità di qualifica dei singoli processi, la gestione dei carichi di produzione e lo smistamento della produzione sull'equipment.

Da Gennaio 2007 a Ottobre 2007:

presso Micron Technology Italia (www.micron.com) presso l'R&D Design Nand Flash Memory Center, nel gruppo di Product Engineering. Il lavoro è stato svolto anche come tesi per la laurea specialistica in Ingegneria Elettronica ed ha riguardato lo studio delle proprietà affidabilistiche di memorie Nand Flash. Ampia parte dell'attività è stata svolta in un laboratorio per il test di memorie e per la caratterizzazione elettrica ed elettronica dei dispositivi su scheda e su wafer. Sono state acquisite tutte le competenze specifiche per operare nell'ambito di gruppi di ricerca, in laboratori di test e di caratterizzazione e per valutazioni affidabilistiche nel settore elettronico.

STUDI

27/28 Maggio 2013

CST STUDIO SUITE® Training for EDA / Signal Integrity

Corso realizzato da CST inerente problematiche di Signal Integrity e Power Integrity affrontate mediante l'utilizzo di CST Studio 2013

24-25 Settembre 2012

CES for Expedition Course

Corso erogato da Mentor Graphics inerente i metodi di utilizzo e generazione dei Constraints nel Constraints editor di Expedition, nell'ambito del design degli schemi elettrici e successivo sbroglio del PCB di schede elettroniche.

30/01- 1 Febbraio 2011

Signal Integrity & High Speed Methodologies Course

Corso di Signal Integrity e metodologie di design per circuiti e PCB ad elevate complessità e con segnali ad alta velocità. Il corso è stato realizzato da **Mentor Graphics**

4 Luglio 2008

Master di secondo livello in "Tecnologie per la Micro e Nano Elettronica" votazione finale: 110/110 e lode

Il Master di secondo livello è erogato dall'Università "La Sapienza" di Roma (60 CFU), in collaborazione con Micron Technology Italia, insieme con altre 12 università italiane, una olandese e 7 aziende internazionali leader nel settore dell'industria dei semiconduttori; si pone come obiettivo quello di formare Technology Leader in grado di gestire i flussi di processo per l'elettronica ultrascalata e le problematiche legate alla gestione dell'innovazione in contesti industriali competitivi. Principali aree di studio nel corso del Master: caratterizzazione e testing in ambito elettronico, statistica, dispositivi di ultima generazione, gestione dell'innovazione, processi tecnologici. Le lezioni sono state svolte sia in aula che presso alcune delle aziende partner, e nell'ambito di un Lab tour svolto in Svizzera e in Germania presso aziende leader nel settore dei servizi e delle tecnologie per l'industria dei semiconduttori.

Nell'ambito del master ho svolto uno stage di tre mesi presso Micron Technology Italia in area PVD/CVD.

(<http://master-nanoelettronica.ing.uniroma1.it>)

14 Febbraio 2008

Esame di stato per l'abilitazione alla professione di Ingegnere settore Informazione

21 Settembre 2007

Laurea Specialistica in Ingegneria Elettronica

con specializzazione in "Tecnologie realizzative dei sistemi elettronici" presso l'Università La Sapienza di Roma;

votazione finale: 110/110 e lode.

La specializzazione in "Tecnologie realizzative dei sistemi elettronici" ha fornito una preparazione specifica sui dispositivi elettronici a partire dal silicio, quindi dal livello fisico, con particolare riguardo ai processi che caratterizzano l'industria dei semiconduttori. Materie caratterizzanti: elettronica analogica/digitale, fisica dei semiconduttori, elettronica/fisica dello stato solido, optoelettronica, processi elettronici, misure elettroniche.

La tesi, dal titolo "Misure di Affidabilità con programmazione a micro-impulsi su mini-array di memoria NAND flash in tecnologia 50 nm" è stata svolta presso il Flash Memory Design Center di Micron Technology Italia con un tirocinio della durata di 9 mesi, nel gruppo di Product Engineering.

Relatore: Prof.ssa Fernanda Irrera.

Abstract: Il lavoro svolto ha permesso di testare e validare per la prima volta su memoria NAND Flash una nuova tecnica di programmazione basata sull'utilizzo di micro-impulsi di tensione che permette di migliorare notevolmente le specifiche di endurance e data retention delle celle di memoria.

Competenze acquisite:

Uso di strumentazione di laboratorio per la caratterizzazione parametrica dei dispositivi su wafer e su chip;

Uso delle principali tecniche di stress per il testing affidabilistico dei dispositivi elettronici (stress termici, stress in tensione, stress in corrente...)

Uso di tester specifici per il test di chip di memoria, come il Maverick II della Nextest;

Capacità di analisi e modellizzazione fisica dei dati sperimentali;

Capacità di muoversi ed operare all'interno di un gruppo di ricerca.

23 Febbraio 2005

**Laurea di Primo Livello in Ingegneria Elettronica,
presso l'Università degli Studi "La Sapienza" di Roma;
votazione finale 106/110**

Tesi di laurea: "Modelli e Misure di Conduttanza Differenziale in Condensatori MOS"

Relatore: Prof. Domenico Caputo

Abstract: Sono stati esaminati vari metodi e modelli per l'analisi delle trappole all'interfaccia ossido-semiconduttore in condensatori MOS con ossidi high-k. Sono state realizzate misure di capacità e di conduttanza su campioni di laboratorio per estrarre la densità delle trappole all'interfaccia.

Competenze acquisite:

- Uso di strumentazione di laboratorio per la caratterizzazione elettrica di dispositivi MOS (elettrometro, impedenziometro, oscilloscopio...).

- Capacità di analisi e modellizzazione fisica dei dati sperimentali.

2001

Maturità Scientifica (95/100)

Lic. Scient. "R. Mattioli", Vasto

PUBBLICAZIONI **"Reliability Improvements in 50 nm MLC NAND Flash Memory Using Short Voltage Programming Pulses"**, F. Irrera, I. Piccoli, G. Puzilli, M. Rossini, T. Vali; Microelectronics Reliability

MADRELINGUA **Italiana**

ALTRE LINGUE

| | |
|---------------------------------|-------|
| • Capacità di lettura | Buona |
| • Capacità di scrittura | Buona |
| • Capacità di espressione orale | Buona |
| • Capacità di comprensione | Buona |

| | |
|---------------------------------|-------------|
| • Capacità di lettura | Buona |
| • Capacità di scrittura | Sufficiente |
| • Capacità di espressione orale | Scolastico |
| • Capacità di comprensione | Sufficiente |

**CAPACITÀ E COMPETENZE
RELAZIONALI**

Lavoro in team con altre persone, capacità acquisita nel corso dei progetti di lavoro in ambito universitario e successivamente in Micron Technology ed Elettronica Spa, esperienze nelle quali comunicazione spirito di gruppo sono essenziali per il raggiungimento degli obiettivi.

Capacità di confrontarmi attivamente con i miei colleghi, in continue attività di troubleshooting e nei vari meeting sia interni all' area in cui svolgo la mia attività che con colleghi di aree diverse; meeting svolti con cadenza giornaliera con scopo di pianificazione, sviluppo dei nuovi processi, implementazione di attività di cost reduction ecc...

**CAPACITÀ E COMPETENZE
ORGANIZZATIVE**

Capacità di pianificazione delle attività nell'area di mio interesse, con la necessità di coordinare le azioni di altre persone (ingegneri, tecnici, manufacturing).

Capacità di organizzazione degli interventi, in relazione alle priorità della linea di produzione.

Determinazione nel raggiungere gli obiettivi e costante orientamento al risultato, accompagnati sempre dalla discrezione e dalla capacità di adattamento che contraddistinguono il mio carattere.

**CAPACITÀ E COMPETENZE
TECNICHE**

- CONOSCENZA E UTILIZZO DELLA STRUMENTAZIONE PER LA CARATTERIZZAZIONE ELETTRICA DEI DISPOSITIVI ELETTRONICI SU WAFER E SU SCHEDA (PROBE STATION, MICROMANIPOLATORI, ELETTROMETRI, IMPEDENZIMETRI, OSCILLOSCOPI, GENERATORI DI FUNZIONE, ANALIZZATORI DI SPETTRO.....)
- CONOSCENZA DELLE TECNICHE PER IL TESTING AFFIDABILISTICO DEI DISPOSITIVI ELETTRONICI
- CONOSCENZA ED UTILIZZO DI SISTEMI SPECIFICI PER IL TEST DI MEMORIE (NEXTTEST-MAVERICK)
- CONOSCENZA DELLE TECNICHE DI REALIZZAZIONE DEI DISPOSITIVI ELETTRONICI (LITOGRAFIA, TECNICHE DEPOSIZIONE CHIMICA E FISICA, ETCHING CHIMICO E FISICO, IMPIANTAZIONE...);
- CONOSCENZA APPROFONDATA DEGLI ASPETTI DI SIGNAL INTEGRITY E DI POWER INTEGRITY NEI CIRCUITI STAMPATI DI SCHEDE ELETTRONICHE
- CONOSCENZA DEI PROCESSI CHE CARATTERIZZANO E IDENTIFICANO GLI STANDARD DI QUALITÀ NEI FLUSSI DI PROGETTAZIONE E DI DOCUMENTAZIONE IN AZIENDA (RR, PDR, CDR...)
- CONOSCENZA DELLE TECNICHE DI PROGETTAZIONE DI SCHEDE ELETTRONICHE CON PRESENZA DI CPLD, FPGA (XILINX, ALTERA), POWER MANAGEMENT (LDO, SWITCHING)...

- PROGETTAZIONE VHDL

COMPETENZE SOFTWARE

- SISTEMI OPERATIVI (MS WINDOWS 98, 2000, XP, LINUX BASE)
- LINGUAGGI DI PROGRAMMAZIONE (C, C++)
- SOFTWARE TECNICI (DESSIS, MATLAB, MATHEMATICA, ORCAD, LATEX, LTSPICE, SPICE)
- APPLICATIVI STATISTICI E PER IL CONTROLLO STATISTICO DEL PROCESSO(JMP, SPC)
- TOOL DI SVILUPPO FIRMWARE E DI SIMULAZIONE E DEBUG (MENTOR HDL DESIGNER, PRECISION, QUARTUS, ISE, MODELSIM)
- TOOL DI ANALISI SIGNAL E POWER INTEGRITY E DI SIMULAZIONE ELETTROMAGNETICA (ANSYS SIWAVE, ANSYS DESIGNER, MENTOR HYPERLINKS, POLAR, CST STUDIO)
- TOOL DI SIMULAZIONE CIRCUITALE (PSPICE, LTSPICE)
- CAD PER LA PROGETTAZIONE DI SCHEMI ELETTRICI : MENTOR DASHBOARD, DXDESIGNER, EXPEDITION

PATENTE DI GUIDA

Categoria B

CAPACITÀ E COMPETENZE ARTISTICHE

Pianoforte
Fisarmonica
Batteria acustica

ALTRE INFORMAZIONI PERSONALI

ESPERIENZE DI VOLONTARIATO:

- OPERAZIONE MATO GROSSO (ONG): CAMPI DI LAVORO PER RECUPERO FONDI PER PROGETTI IN AMERICA LATINA;
- CONFERENZA EPISCOPALE ITALIANA: ORGANIZZAZIONE E ATTIVITA' DI COORDINAMENTO IN GERMANIA IN OCCASIONE DELLA GMG 2005 E ALTRE COLLABORAZIONI;
- COOPERATIVA SOCIALE "LA STRADA": ANIMAZIONE E ASSISTENZA A BAMBINI IN OCCASIONE DI VARI CAMPI ESTIVI;

Autorizzo al trattamento dei miei dati personali ai sensi del D. Lgs. 196/03

Ivan Piccoli